

PCT WELTORGANISATION FÜR GEISTIGES EIGENTUM Internationales Büro
INTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

(51) Internationale Patentklassifikation 6:

H01L 23/66, 23/498, H05K 1/02

WO 99/60627 (11) Internationale Veröffentlichungsnummer:

A1 (43) Internationales

Veröffentlichungsdatum:

MC, NL, PT, SE).

25. November 1999 (25.11.99)

(21) Internationales Aktenzeichen:

PCT/DE99/01353

(22) Internationales Anmeldedatum:

5. Mai 1999 (05.05.99)

(30) Prioritätsdaten:

198 22 514.8

19. Mai 1998 (19.05.98)

DE

(71) Anmelder (für alle Bestimmungsstaaten ausser US): SIEMENS AKTIENGESELLSCHAFT [DE/DE]; Wittelsbacherplatz 2, D-80333 München (DE).

(72) Erfinder; und

ZEILER. Thomas (75) Erfinder/Anmelder (nur für US): [DE/DE]; Puricellistrasse 24, D-93049 Regensburg (DE). GRUNDLER, Gerold [DE/DE]; Kleine Rathausgasse 9, D-63500 Seligenstadt (DE).

AKTIENGE-SIEMENS (74) Gemeinsamer Vertreter: SELLSCHAFT; Postfach 22 16 34, D-80506 München

Veröffentlicht

Mit internationalem Recherchenbericht.

Vor Ablauf der für Änderungen der Ansprüche zugelassenen Frist; Veröffentlichung wird wiederholt falls Änderungen eintreffen.

BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU,

(81) Bestimmungsstaaten: JP, KR, US, europäisches Patent (AT,

(54) Title: ELECTRONIC MODULE

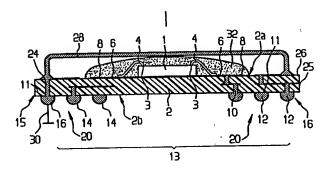
(54) Bezeichnung: ELEKTRONISCHE BAUGRUPPE

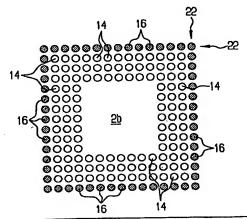
(57) Abstract

The inventive module comprises a semiconductor unit (1) which is mounted on the top surface (2a) of a substrate (2). A two dimensional pin configuration (20) is provided on the bottom surface (2b) of the substrate, said pin configuration having individual outer, external contacts (16) which are located close to the substrate edge and internal contacts (14) which are surrounded all around by said outer contacts. In order to guarantee high-frequency shielding, the external contacts (16) are set on shielding potential (30) and an electroconductive shield (28) is placed on the top surface of the substrate (2a). This shield (28) covers the semiconductor unit and is also on shielding potential (30). At least one internal contact (14) is subjected to a high-frequency signal (HF).

(57) Zusammenfassung

Die Baugruppe umfaßt einen Halbleiterbaustein (1), der auf der Oberseite (2a) eines Substrats (2) angeordnet ist. An der Substratunterseite (2b) ist eine zweidimensionale Anschlußanordnung (20) vorgesehen, die einzelne äußere substratkantennahe Außenkontakte (16) und von diesen umlaufend umgebene Innenkontakte (14) hat. Zur Gewährleistung einer hochfrequenten Abschirmung liegen die Außenkontakte (16) auf Abschirmpotential (30), ist auf die Substratoberseite (2a) eine elektrisch leitende Abschirmung (28) aufgebracht, die den Halbleiterbaustein überdeckt und ebenfalls auf Abschirmpotential (30) liegt. Zumindest ein Innenkontakt (14) ist mit einem hochfrequenten Signal (HF) beaufschlagt.





LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

		77.0	Curation	LS	Lesotho	SI	Slowenicn
AL	Albanien	ES	Spanien Finnland	LT	Litauen	SK	Slowakei :
AM	Armenien	FI		LU	Luxemburg	SN	Senegal
AΤ	Österreich	FR	Frankreich	LV	Lettland	SZ	Swasiland
ΑU	Australien	GA	Gabun	MC	Monaco	TD	Tschad
ΑZ	Aserbaidschan	GB	Vereinigtes Königreich	MD	Republik Moldau	TG	Togo
BA	Bosnien-Herzegowina	GE	Georgien	MG	Madagaskar	TJ	Tadschikistan
BB	Barbados	GH	Ghana	MK	Die ehemalige jugoslawische	TM	Turkmenistan
BE	Belgien	GN	Guinea	IVIE	Republik Mazedonien	TR	Türkei
BF	Burkina Faso	GR	Griechenland	ML	Mali	TT	Trinidad und Tobago
BG	Bulgarien	HU	Ungam	MN	Mongolei	UA	Ukraine
BJ	Benin	IE	Irland	MR	Mauretanien	UG	Uganda
BR	Brasilien	IL	Israel	MW	Malawi	US	Vereinigte Staaten von
BY	Belarus	IS	Island	MX	Mexiko		Amerika
CA	Kanada	IT	Italien			UZ	Usbekistan
CF	Zentralafrikanische Republik	JP	Japan	NE	Niger Niederlande	VN	Vietnam
CG	Kongo	KE	Kenia	NL		YU	Jugoslawien
CH	Schweiz	KG	Kirgisistan	NO	Norwegen	zw	Zimbabwe
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik	NZ	Neuseeland	211	2
CM	Kamerun		Korea	PL	Polen		
CN	China	KR	Republik Korea	PT	Portugal		
CU	Kuba	KZ	Kasachstan	RO	Rumänien		
CZ	Tschechische Republik	LC	St. Lucia	RU	Russische Föderation		
DE	Deutschland	LI	Liechtenstein	SD	Sudan		
DK	Dänemark	LK	Sri Lanka	SE	Schweden		
EE	Estland	LR	Liberia	SG	Singapur		

1

Beschreibung

Elektronische Baugruppe

Die Erfindung liegt auf dem Gebiet der Anschluß- und Abschirmtechnik von Halbleiter-Bauteilen mit Hochfrequenz-Applikation und betrifft eine elektronische Baugruppe mit mindestens einem Halbleiterbaustein und mit einem Substrat, auf dessen Oberseite der Halbleiterbaustein angeordnet ist und an dessen Unterseite eine zweidimensionale Anschlußanordnung vorgesehen ist, die äußere, substratkantennahe Außenkontakte und von diesen umlaufend umgebene Innenkontakte aufweist, die zumindest teilweise mit Anschlußflecken des Halbleiterbauteils elektrisch verbunden sind.

15

Eine derartige Baugruppe ist beispielsweise aus der Veröffentlichung "Electrical Characterization of BGA Packages" von C.Matei und A.P.Agrawal in 1997 Proceedings 47th ECTC, IEEE, Seiten 1087 bis 1093, in Form eines sog. Plastic Ball-Grid-Arrays (PBGA) bekannt. Bei dieser Baugruppe ist ein Halbleit-20 erbaustein über entsprechende Flecken (Kontakte oder Pads) z.B. mittels Drahtbonden mit korrespondierenden Anschlußflekken auf der Oberseite eines Substrats verbunden. Die Anschlußflecken können über auf der Substratoberseite verlaufende und das Substrat durchdringende Leiterbahnen mit an der 25 Substratunterseite ausgebildeten Kontakten elektrisch verbunden sein. Diese Kontakte sind in einer Ebene (zwei-dimensional) in mehreren Spalten und Zeilen regelmäßig (d.h. im Raster) angeordnet und beispielsweise von Lotkugeln (Balls) bedeckt. Aus dieser Anordnung und Kontaktierbarkeit leitet 30 sich der Begriff "Ball-Grid-Array (BGA)" ab, der zur üblichen Bezeichnung derartiger Anschlußanordnungen geworden ist. In ähnlicher Weise aufgebaute Anschlußanordnungen, bei denen beispielsweise Stifte als externe Anschlußkontakte dienen,

PCT/DE99/01353 WO 99/60627

werden in analoger Weise als "Pin-Grid-Arrays (PGA)" bezeichnet.

Die einzelnen externen Anschlußkontakte können rasterförmig

im wesentlichen die gesamte Substratunterseite bedecken oder
aber auch in Form eines umlaufenden äußeren Bandes jeweils
mehrerer paralleler Anschlußkontakte und/oder im zentralen
Bereich als inselartiges Array angeordnet sein. Der auf der
Substratoberseite angeordenete Halbleiterbaustein kann zusammen mit den Bonddrähten von eine Schutzmasse bedeckt oder in
eine Preßmasse eingekapselt sein.

Derartige Baugruppen erlauben auf vergleichsweise geringem Anschluß-Platzbedarf eine sehr hohe funktionale Integration. Sollen derartige Baugruppen jedoch im hochfrequenten Bereich (mit beispielsweise Frequenzen von mehr als 500 MHz) betrieben werden, erfordert ein störungsfreier Betrieb bzw. ein Schutz anderer benachbarter Schaltungsteile und/oder der Umwelt eine ausreichende elektromagnetische Abschirmung.

20

25

15

Dazu könnten grundsätzlich von anderen Baugruppen bekannte Abschirmmaßnahmen (beispielsweise die Verwendung einer leitfähigen Beschichtung des Halbleiterbausteins, Verwendung spezieller Abdeckmaßen oder einer separaten Abschirmung des Bauteils) in Betracht bezogen werden. Diese Abschirmmaßnahmen haben jedoch bei den eingangs beschriebenen Baugruppen konstruktionsgemäß nur eine begrenzte Wirksamkeit und sind mit erheblichem zusätzlichen Aufwand verbunden.

Die Aufgabe der Erfindung besteht daher in der Ausbildung einer elektronischen Baugruppe dahingehend, daß eine hochfrequente Abschirmung mit einfachen Mitteln zuverlässig gewährleistet ist.

PCT/DE99/01353 WO 99/60627

Zur Lösung dieser Aufgabe ist bei einer elektronischen Baugruppe der eingangs genannten erfindungsgemäß Art vorgesehen, daß die Außenkontakte auf Abschirmpotential liegen, daß auf die Substratoberseite eine elektrisch leitende Abschirmung aufgebracht ist, die den Halbleiterbaustein umgibt und die ebenfalls auf Abschirmpotential liegt, und daß zumindest ein Innenkontakt mit einem hochfrequenten Signal beaufschlagt ist.

Ein wesentlicher Vorteil der erfindungsgemäßen Baugruppe be-10 steht darin, daß zusätzliche Material- und Montagekosten für die hochfrequente Abschirmung auf ein Minimum beschränkt werden können, und dennoch eine kompakte Konstruktion der Baugruppe erhalten bleibt. Die Abschirmung ist vorteilhafterweise äußerst platz- und gewichtssparend. Dies ist insbeson-15 dere z.B. bei portablen Geräten (beispielsweise Mobilfunktelefonen) von erheblicher Bedeutung. Ein weiterer Vorteil der Erfindung besteht darin, daß die Substratoberseite vergleichsweise frei-gestaltet werden kann, solange gewährleistet ist, daß auf der Substratoberseite die hochfrequenzsen-20 siblen Bereiche innerhalb der Abschirmung und auf der Substratunterseite die mit hochfrequenten Signalen beaufschlagten externen Kontakte (Innenkontakte) innerhalb der von den Außenkontakten gebildeten umlaufenden Abschirmung liegen.

Eine konstruktiv bevorzugte Ausgestaltung der Erfindung sieht vor, daß die Abschirmung von einer Metallkappe gebildet ist.

25

Eine hinsichtlich der Positionierung und der Montage der Abschirmung bevorzugte Weiterbildung der Erfindung besteht dar-30 in, daß auf der Substratoberseite eine umlaufende oder umlaufende partielle Metallisierung vorgesehen ist, die auf Abschirmpotential liegt und mit der die Abschirmung elektrisch leitend verbunden ist.

PCT/DE99/01353 WO 99/60627

Obwohl eine besonders gute Abschirmwirkung durch eine vollständig geschlossene Abschirmung - z.B. durch eine vollständig geschlossene und dicht mit der Metallisierung verbundene leitende Kappe - auf der Substratoberseite erzielbar ist, kann oft auch bereits eine teiloffene Abschirmung ausreichend sein. Bei Frequenzen von 1 bis 2 GHz haben sich Spalte oder Öffnungen von bis zu 3 mm in der Abschirmung bzw. deren Kontaktierung als unschädlich erwiesen. Dies hat den Vorteil einer leichteren Realisierbarkeit.

10

Eine anschlußtechnisch bevorzugte Fortbildung der Erfindung sieht vor, daß die Metallisierung mit zumindest einem Außenkontakt elektrisch verbunden ist.

Ein Ausführungsbeispiel der Erfindung wird nachfolgend anhand 15 einer Zeichnung näher erläutert; es zeigen:

Eine erfindungsgemäße elektronische Baugruppe im Figur 1 Querschnitt und

Die Ansicht von externen Anschlußkontakten auf einer Substratunterseite. 20

Die in Figur 1 erheblich vergrößert dargestellte Baugruppe enthält einen Halbleiterbaustein 1, der auf einem Substrat 2 in an sich bekannter Klebetechnik fixiert ist. Selbstverständlich können auf dem Substrat weitere elektronische Bau-25 elemente und/oder Halbleiterbausteine (Chips) angeordnet sein. Anschlußpads (Kontaktflecken) 3 des Halbleiterbausteins 1 sind über Bonddrähte 4 mit Kontaktflecken 6 auf der Oberseite 2a des Substrats 2 verbunden. Die Kontaktflecken 6 sind als Enden oder Bestandteile von Leiterbahnen 8 ausgebildet, 30 die sich auf der Substratoberseite 2a erstrecken und in an sich bekannter Weise zu elektrischen Durchkontaktierungen 10 führen. Die Durchkontaktierungen 10 treten an der Substratunterseite 2b aus und enden an Kontaktflecken 11. Auf diese sind in bekannter Weise (vgl. beispielsweise den eingangs er-35

5

wähnten Aufsatz "Electrical Characterization of BGA Packages") jeweils ein Lotkügelchen 12 aufgebracht. Die Lotkügelchen 12 dienen zur externen Kontaktierung der Baugruppe bzw. zum Anschluß an eine nicht dargestellte Hauptleiterplatte, indem nach Positionierung der Baugruppe auf der Hauptleiterplatte durch gezieltes Erwärmen eine Wiederverflüssigung ("reflow") der Lotkügelchen 12 initiiert wird, wodurch an den gewünschten Punkten Lötkontakte entstehen. Die Ausgestaltung und Anordnung der Lotkügelchen ("Balls") hat zu dem mittlerweile einschläggigen Begriff Ball-Grid-Array (BGA) geführt. Werden anstatt kugelförmiger Elemente beispielsweise stiftartige Kontakte vorgesehen, spricht man üblicherweise von Pin-Grid-Arrays (PGA). Im Rahmen der vorliegenden Erfindung ist unter Anschlußanordnung jede derartige, zweidimensionale rasterförmige Konfiguration zu verstehen.

5

10

15

Die Lotkügelchen bilden im inneren Bereich 13 nachfolgend als innere Kontakte 14 bezeichnete Anschlußkontakte, während die äußeren, nahe an der Substratkante 15 gelegenen Kontakte als Außenkontakte 16 bezeichnet werden. Die Innnenkontakte 14 und die Außenkontakte 16 bilden zusammen die Anschlußanordnung 20. Wie diesbezüglich die Ansicht der Substratunterseite 2b in Figur 2 verdeutlicht, sind die inneren (als Holkreise angedeuteten) Innenkontakte 14 in 3er-Reihen bzw. 3er-Spalten innerhalb des Innenbereichs 13 angeordnet, der zur jeweiligen Substratkante (z.B. 15/vgl. Figur 1) hin von einer umlaufenden Linie 22 aus Außenkontakten 16 umgeben ist.

Wie Figur 1 verdeutlicht, liegen die Außenkontakte 16 mittels

Durchkontaktierungen 24,25 auf demselben Abschirm-Potential
wie eine Metallisierung 26, die als umlaufende Leiterbahn auf
der Substratoberseite 2a ausgebildet ist. Auf die Metallisierung 26 ist eine elektrisch leitfähige Kappe aufgebracht und
mit dieser beispielsweise durch Kleben, Schweißen oder Löten
elektrisch verbunden. Die Außenkontakte 16 und damit auch die

6

Metallisierung 26 und die Kappe 28 sind wie in Figur 1 schematisch angedeutet auf Erdpotential (Abschirmpotential) 30 gelegt. Die Kappe 28 überdeckt und umgibt den Halbleiterbaustein 1 und auch dessen mit Innenkontakten 14 verbundenen Anschlüsse vollständig. Zumindest einige der Innenkontakte 14 sind mit einem hochfrequenten Signal HF beaufschlagt, das vollständig durch die Kappe 28 bzw. die Außenkontakte 16 (vgl. Figur 2) abgeschirmt ist. Das Bauteil 1 kann von einer Abdeckmasse 32 bedeckt sein.

10

15

20

25

Damit ist in einfacher Weise eine elektronische Baugruppe geschaffen, die für Hochfrequenz-Applikationen mit Frequenzen von bzw. über 500 MHz geeignet ist. Die Abschirmung erfolgt außerordentlich kostengünstig und führt nur zu einer geringen Vergrößerung des von der Baugruppe beanspruchten Bauraums, wobei vorteilhafterweise die für den Anschluß notwendige Fläche (sog. Footprint) unverändert bleibt. Da die Hochfrequenz-Anschlüsse im Inneren innerhalb des Anschlußrasters angeordnet und von den auf Abschirmpotential liegenden Außenanschlüssen 16 abgeschirmt sind, ist eine hervorragende Abschirmungswirkung gewährleistet. Die abschirmende Wirkung an der Unterseite 2b ist von dem Abstand der Außenkontakte 16 zueinander abhängig. Untersuchungen haben gezeigt, daß bereits ein relativ grobes Anschlußraster von 2,54 mm Abstand zwischen den Außenkontakten 16 eine ausreichende Abschirmung bis zu Frequenzen von mehreren GHz gewährleistet.

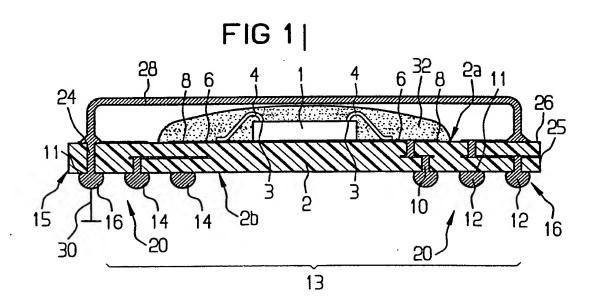
7

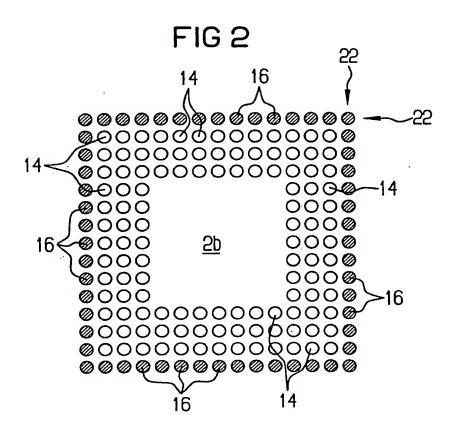
Patentansprüche

- 1. Elektronische Baugruppe
- mit mindestens einem Halbleiterbaustein (1) und
- 5 mit einem Substrat (2), auf dessen Oberseite (2a) der Halbleiterbaustein (1) angeordnet ist und an dessen Unterseite
 (26) eine zweidimensionale Anschlußanordnung (20) vorgesehen ist, die äußere, substratkantennahe Außenkontakte (16)
 und von diesen umlaufend umgebene Innenkontakte (14) aufweist, die zumindest teilweise mit Anschlußflecken (3) des
 Halbleiterbausteins (1) elektrisch verbunden sind,
 dadurch gekennzeichnet, daß
 - die Außenkontakte (16) auf Abschirmpotential (30) liegen,
- auf die Substratoberseite (2a) eine elektrisch leitende Abschirmung (28) aufgebracht ist, die den Halbleiterbaustein (1) umgibt und die ebenfalls auf Abschirmpotential (30) liegt, und
 - zumindest ein Innenkontakt (14) mit einem hochfrequenten Signal (HF) beaufschlagt ist.
 - 2. Baugruppe nach Anspruch 1,
 d a d u r c h g e k e n n z e i c h n e t, daß
 die Abschirmung (28) von einer Metallkappe gebildet ist.
- 3. Baugruppe nach Anspruch 1 oder 2, d a d u r c h g e k e n n z e i c h n e t, daß auf der Substratoberseite (2a) eine umlaufende oder umlaufende partielle Metallisierung (26) vorgesehen ist, die auf Abschirmpotential (30) liegt und mit der die Abschirmung (28) elektrisch leitend verbunden ist.
 - 4. Baugruppe nach Anspruch 3, dadurch gekennzeichnet, daß

die Metallisierung (26) mit zumindest einem Außenkontakt (16) elektrisch verbunden ist.

1/1





INTERNATIONAL SEARCH REPORT

		Intr-national Ap	pilcation No
		Pui/DE 99	9/01353
A. CLASSI IPC 6	H01L23/66 H01L23/498 H05K1/0	02	
According to	o International Patent Classification (IPC) or to both national classif	fication and IPC	
•	SEARCHED		
Minimum do IPC 6	ocumentation searched (classification system followed by classification sy	ation symbols)	
Documenta	tion searched other than minimum documentation to the extent tha	t such documents are included in the fields	searched
Electronic d	data base consulted during the international search (name of data i	base and, where practical, search terms use	od)
C. DOCUM	ENTS CONSIDERED TO BE RELEVANT		
Category '	Citation of document, with indication, where appropriate, of the	relevant passages	Relevant to claim No.
X	PATENT ABSTRACTS OF JAPAN vol. 1996, no. 07, 31 July 1996 (1996-07-31) -& JP 08 064983 A (MATSUSHITA El CO LTD), 8 March 1996 (1996-03-6) abstract; figures 1-4		1-4
Y	US 5 331 514 A (KURODA MASAO) 19 July 1994 (1994-07-19) column 1, line 23 - line 63 column 2, line 19 -column 3, line column 4, line 1 - line 8 figures 1,2,5	ne 9	1-4
Y	US 5 371 404 A (JUSKEY FRANK J 6 December 1994 (1994-12-06) column 3, line 10 -column 4, lifigures 1-3	ET AL) ne 59; -/	1-4
X Fun	ther documents are listed in the continuation of box C.	X Patent family members are liste	ed in annex.
"A" docum consi "E" earlier filling: "L" docum which citatic "O" docum other "P" docum later i	nent which may throw doubts on priority claim(s) or h is cited to establish the publication date of another on or other special reason (as specified) ment referring to an oral disclosure, use, exhibition or r means nent published prior to the international filling date but than the pnority date claimed	"T" later document published after the ir or priority date and not in conflict wicked to understand the principle or invention "X" document of particular relevance; the cannot be considered novel or carrinvolve an inventive step when the "Y" document of particular relevance; the cannot be considered to involve an document is combined with one or ments, such combination being obvin the art. "&" document member of the same pate	th the application but theory underlying the e claimed invention not be considered to document is taken alone e claimed invention inventive step when the more other such docu- ious to a person skilled
	e actual completion of the international search 27 October 1999	05/11/1999	

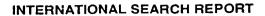
1

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2 NL – 2280 HV Rijswijk Tel. (+31-70) 340–2040, Tx. 31 651 epo nl, Fax: (+31-70) 340–3016

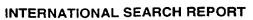
Authorized officer

Munnix, S



International Application No Full/DE 99/01353

		FC1/DE 99/	U 1333
C.(Continu	ation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages		Relevant to claim No.
Α	EP 0 509 732 A (IBM) 21 October 1992 (1992-10-21) column 4, line 8 -column 5, line 47; figures 1,2		1-4
A	WO 96 27282 A (CIRCUIT COMPONENTS INC) 6 September 1996 (1996-09-06) the whole document		1-4
A	MATTEI C ET AL: "LELECTRICAL CHARACTERIZATION OF BGA PACKAGES" 1997 PROCEEDINGS OF THE 47TH. ELECTRONIC COMPONENTS AND TECHNOLOGY CONFERENCE, SAN JOSE, CA, MAY 18 - 21, 1997, 18 May 1997 (1997-05-18), pages 1087-1093, XP000803860 INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS ISBN: 0-7803-3858-8 cited in the application the whole document		1-4
P,X	EP 0 872 888 A (IBM) 21 October 1998 (1998-10-21) column 4, line 18 -column 5, line 32; figures 3,4		1-4



information on patent family members

International Application No Pc i /DE 99/01353

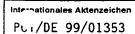
Patent document cited in search report	Publication date	Patent family member(s)	Publication date
JP 08064983 A	08-03-1996	NONE	
US 5331514 A	19-07-1994	JP 5041463 A	19-02-1993
US 5371404 A	06-12-1994	EP 0682812 A JP 8506695 T WO 9418707 A	22-11-1995 16-07-1996 18-08-1994
EP 0509732 A	21-10-1992	JP 2074912 C JP 4326557 A JP 7109867 B	25-07-1996 16-11-1992 22-11-1995
WO 9627282 A	06-09-1996	CA 2189233 A CN 1166912 A EP 0764393 A JP 10501102 T US 5832598 A	06-09-1996 03-12-1997 26-03-1997 27-01-1998 10-11-1998
EP 0872888 A	21-10-1998	GB 2324649 A JP 10303331 A US 5955789 A	28-10-1998 13-11-1998 21-09-1999

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen Pui/DE 99/01353

A. KLASSIF IPK 6	FIZIERUNG DES ANMELDUNGSGEGENSTANDES H01L23/66 H01L23/498 H05K1/02		
Nach der int	ernationalen Patentklassifikation (IPK) oder nach der nationalen Klass	eifikation und der IPK	
	RCHIERTE GEBIETE		
Recherchier IPK 6	ter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole H01L H05K	e)	
	W W W	usit disea vetar dia rapharahindan Gabiata	fallon
Hecherchier	te aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, sow	Mair diese miret die fechalchierten Gebiete	
Während de	r internationalen Recherche konsultierte elektronische Datenbank (Na	ime der Datenbank und evtl. verwendete S	Suchbegriffe)
	SENTLICH ANGESEHENE UNTERLAGEN	desia Describitores andos Tollo	Betr. Anspruch Nr.
Kategorie	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe	der in Betracht kommenden i elle	Bett. Allapidd 141.
χ	PATENT ABSTRACTS OF JAPAN		1-4
	vol. 1996, no. 07, 31. Juli 1996 (1996-07-31)		
	-& JP 08 064983 A (MATSUSHITA ELE	CTRIC IND	
	CO LTD), 8. März 1996 (1996-03-08 Zusammenfassung; Abbildungen 1-4	,	
Y	US 5 331 514 A (KURODA MASAO)		1-4
1	19. Juli 1994 (1994-07-19)		• '
	Spalte 1, Zeile 23 - Zeile 63 Spalte 2, Zeile 19 -Spalte 3, Zei	9 م1	
	Spalte 4, Zeile 1 - Zeile 8	10 3	
	Abbildungen 1,2,5		
Υ	US 5 371 404 A (JUSKEY FRANK J E	T AL)	1-4
1	6. Dezember 1994 (1994-12-06) Spalte 3, Zeile 10 -Spalte 4, Zei	le 59:	
	Abbildungen 1-3		
		/	
X Weit	tere Veröffentlichungen sind der Fortsetzung von Feld C zu	X Siehe Anhang Patentfamilie	
entr	nehmen	T" Spätere Veröffentlichung, die nach dem	internationalen Anmeldedatum
"A" Veröffe	e Kategorien von angegebenen Veröffentlichungen : ntlichung, die den allgemeinen Stand der Technik definiert, nicht als besonders bedeutsam anzusehen ist	oder dem Prioritätsdatum veröffentlich Anmeldung nicht kollidiert, sondern nu Erfindung zugrundeliegenden Prinzips	t worden ist und mit der r zum Verständnis des der
"E" älteres Anme	Dokument, das jedoch erst am oder nach dem internationalen Idedatum veröffentlicht worden ist	Theorle ängegeben ist "X" Veröffentlichung von besonderer Bedel	itung; die beanspruchte Erfindung
schair	ntlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft er- nen zu lassen, oder durch die das Veröffentlichungsdatum einer	kann allein aufgrund dieser Veröffentli erfinderischer Tätigkeit beruhend betra	ichtet werden
soll or ausge	en im Recherchenbericht genannten Veröffentlichung belegt werden der die aus einem anderen besonderen Grund angegeben ist (wie stührt)	"Y" Veröffentlichung von besonderer Bedet kann nicht als auf erfinderischer Tätigk werden, wenn die Veröffentlichung mit	eit beruhend betrachtet
"O" Veröffe eine E	entlichung, die sich auf eine mündliche Offenbarung, Benutzung, eine Ausstellung oder andere Maßnahmen bezieht	Veröffentlichungen dieser Kategorie in diese Verbindung für einen Fachmann	Verbindung gebracht wird und
dem t	beanspruchten Prioritatsdatum veroffentlicht worden ist	"&" Veröffentlichung, die Mitglied derselber Absendedatum des internationalen Re	
Datum des	Abschlusses der internationalen Recherche		
2	7. Oktober 1999	05/11/1999	
Name und	Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2	Bevollmächtigter Bediensteter	
	NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo ni, Fay: (431-70) 340-3016	Munnix, S	





	101702	99/01353		
C.(Fortsetz	ung) ALS WESENTLICH ANGESEHENE UNTERLAGEN			
Kategorie"	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.		
Α	EP 0 509 732 A (IBM) 21. Oktober 1992 (1992-10-21) Spalte 4, Zeile 8 -Spalte 5, Zeile 47; Abbildungen 1,2	1-4		
Α	WO 96 27282 A (CIRCUIT COMPONENTS INC) 6. September 1996 (1996-09-06) das ganze Dokument	1-4		
Α	MATTEI C ET AL: "LELECTRICAL CHARACTERIZATION OF BGA PACKAGES" 1997 PROCEEDINGS OF THE 47TH. ELECTRONIC COMPONENTS AND TECHNOLOGY CONFERENCE, SAN JOSE, CA, MAY 18 - 21, 1997, 18. Mai 1997 (1997-05-18), Seiten 1087-1093, XP000803860 INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS ISBN: 0-7803-3858-8 in der Anmeldung erwähnt das ganze Dokument	1-4		
Ρ,Χ	EP 0 872 888 A (IBM) 21. Oktober 1998 (1998-10-21) Spalte 4, Zeile 18 -Spalte 5, Zeile 32; Abbildungen 3,4	1-4		



Angaben zu Veröffentlich an, die zur selben Patentfamilie gehören

Internationales Aktenzeichen Pur/DE 99/01353

lm Recherchenberich ngeführtes Patentdokur		Datum der Veröffentlichung		itglied(er) der Patentfamilie	Datum der Veröffentlichung
JP 08064983	Α	08-03-1996	KEI	IE .	
US 5331514	A	19-07-1994	JP	5041463 A	19-02-1993
US 5371404	A	06-12-1994	EP JP WO	0682812 A 8506695 T 9418707 A	22-11-1995 16-07-1996 18-08-1994
EP 0509732	A	21-10-1992	JP JP JP	2074912 C 4326557 A 7109867 B	25-07-1996 16-11-1992 22-11-1995
WO 9627282	A	06-09-1996	CA CN EP JP US	2189233 A 1166912 A 0764393 A 10501102 T 5832598 A	06-09-1996 03-12-1997 26-03-1997 27-01-1998 10-11-1998
EP 0872888	Α	21-10-1998	GB JP US	2324649 A 10303331 A 5955789 A	28-10-1998 13-11-1998 21-09-1999